ROTEC technology GmbH
Gutenbergstr. 15 * D-76437 Rastatt

☎ +49.7222.1008-0
FAX +49.7222.1008-10

SC1

SC-BASE Nr. 000301

Benutzerhandbuch

Industrie PC mit PCI Backplane

Vorwort

Sinn dieses Manuals ist es, dem Benutzer die Installation, Anwendung und Modifikation der in den nachfolgenden Abschnitten beschriebenen Hardware/Software unter den verschiedensten technischen Aspekten zu erläutern bzw. zu vereinfachen.

Sollten Probleme auftreten, so ist es hilfreich, wenn Sie vor (!) einem Anruf erstens versuchen, den Fehler reproduzierbar zu fixieren, zweitens alle Einstellmöglichkeiten von DIP-Schaltern, Steckbrücken und die Steckeranschlußbelegungen, sowie alle Parametereinstellungen (Software) usw. noch einmal mit den Angaben in diesem Manual vergleichen.
Bei der Vielseitigkeit und Komplexität des von Ihnen erworbenen Produkts kann eine übersehene Kleinigkeit genügen, um die Gesamtfunktion zu beeinträchtigen.

Diese Unterlagen wurden mit größtmöglicher Sorgfalt erstellt. Für eventuelle Fehler und Irrtümer entschuldigen wir uns und bitten um entsprechende Hinweise zur Korrektur.

ROTEC technology behält sich das Recht vor, Änderungen an Hard- und Software durchzuführen, die die Funktionsweise verbessern oder die Bedienung erleichtern. Diese Änderungen müssen nicht in jedem Falle dokumentiert werden.

Die Veröffentlichung dieses Manuals - auch auszugsweise - sowie Übersetzungen in andere Sprachen oder das Speichern in Daten- bzw. Textverarbeitungssystemen bedürfen der schriftlichen Genehmigung durch ROTEC technology.

© 2004 ROTEC technology GmbH, Rastatt

Dieses Manual wurde verfasst und gedruckt durch

ROTEC technology GmbH

Gutenbergstr. 15 * D-76437 Rastatt

☎ +49.7222 / 1008-0

Fax +49.7222 / 1008-10

Corina Wessbecher-Hotze

Änderungen

Hier werden Änderungen innerhalb des Benutzerhandbuches von Index zu Index kurz aufgeführt:

Rev.#	Änderung	Datum	Autor	Begründung
00	Entwurf	17.03.04	C.W.-H.	

Inhalt

1. EINFÜHRUNG 1

1.1. ALLGEMEINE BESCHREIBUNG 2
1.2. FUNKTIONSBLÖCKE 3
1.2.1. Features 3
1.2.2. Technische Daten 4

2. FUNKTIONSBESCHREIBUNG 7

2.1. MECHANISCHER AUFBAU 7
2.2. FUNKTIONSEINHEITEN 8
2.2.1. Prozessor und Chipsatz 10
2.2.2. Interruptstruktur 11
2.2.3. Ressourcen Verteilung der Extension Slots 12
2.2.4. Ethernet 13
2.2.5. Grafik 13
2.2.6. Hauptspeicher, DIMM 13
2.2.7. Massenspeicher 13
2.2.8. System Monitor 14

3. SICHERHEITSHINWEISE 15

3.1. HANDHABUNG 15

4. INSTALLATION 16

4.1. VORBEREITUNGEN UND VORAUSSETZUNGEN 16
4.2. MONTAGE 17
4.3. ANSCHLUßBELEGUNGEN 18
4.3.1. Serielle Schnittstellen COM1 / COM2 19
4.3.2. Parallele Schnittstelle LPT 20

4.3.3. PS/2 Keyboard/Mouse 21
4.3.4. Universal Serial Bus 22
4.3.5. Netzwerk-Interfaces 22
4.3.6. Grafikschnittstelle 23
4.3.7. Spannungsversorgung 23
4.3.7.1. Speisung durch 24V Netzteil (default) *23*
4.3.7.2. Speisung über ATX Netzteil (Sonderversion) *24*
4.3.8. IrDA Schnittstelle 25
4.3.9. Hard Disk Anschluß 26
4.3.9.1. Primary IDE *26*
4.3.9.2. Secondary IDE *27*
4.3.9.3. CompactFlash™ Interface (am 2. IDE Interface) *28*
4.3.10. Floppy Anschluß 29
4.3.11. PCI Extension Slots 30
4.3.12. Spannungsversorgung für 3,5“ Laufwerke 32
4.4. EINSTELLUNGEN 33
4.4.1. BIOS 33
4.4.2. Einstellung von Jumpern 34
4.4.2.1. COM2 Übertragungsstandard *35*
4.4.2.2. Clear CMOS Operation *35*
4.4.2.3. Watchdog Timer Enable *36*

5. FEHLERBEHEBUNG / TROUBLESHOOTING 37

5.1. POST CODES 37
5.2. FREQUENTLY ASKED QUESTIONS 41
5.2.1. Netzwerk 41
5.2.2. Anschluß von Peripheriegeräten 41

6. BESTELLINFORMATION 43

7. ANHANG 44

7.1. LITERATUR 44
7.2. FEHLERREPORT 45

7.3. BESTÜCKUNGSPLAN 46

7.3.1. SC-BASE 46

Tabellenverzeichnis

Tab. 1: Interruptstruktur des **SC1** 11
Tab. 2: Ressourcen der Extension Slots 12
Tab. 3: Auswahl des Watchog-Timer Zeitintervalls 14
Tab. 4: Signalbelegung der seriellen Schnittstelle COM1 19
Tab. 5: Signalbelegung der seriellen Schnittstelle COM2 19
Tab. 6: Signalbelegung der parallelen Schnittstelle LPT1 20
Tab. 7: Anschlußbelegung der Keyb.&Mouse Schnittstelle 21
Tab. 8: Anschlußbelegung von USB Port1+2 22
Tab. 9: Signalbelegung des RJ45 Netzwerk-Anschlusses 22
Tab. 10: Signalbelegung der Grafikschnittstelle VGA 23
Tab. 11: Signalbelegung der 24V Versorgung 23
Tab. 12: Signalbelegung des ATX Versorgungssteckers 24
Tab. 13: Signalbelegung der IrDA Schnittstelle 25
Tab. 14: Signalbelegung des 1. IDE Interfaces 26
Tab. 15: Signalbelegung des 2. IDE Interfaces 27
Tab. 16: Signalbelegung CompactFlash™ Disk 28
Tab. 17: Signalbelegung der Floppy Schnittstelle 29
Tab. 18: Signalbelegung der PCI Extension Slots 31
Tab. 19: Signalbelegung des 3,5“ Power Steckers 32
Tab. 20: Übertragungsstandard COM2 35
Tab. 21: Clear / Keep CMOS Data 35
Tab. 22: Watchdog Timer Enable 36
Tab. 23: Typenschlüssel des **SC1** 43

Abbildungsverzeichnis

Abb. 1: Mechanischer Aufbau des **SC1** 7
Abb. 2: Funktionseinheiten des **SC1** 9
Abb. 3: Position des Erdungspunktes 16
Abb. 4: CPU Board – Position der Schnittstellen 18
Abb. 5: Pinbelegung der 24V Spannungsversorgungsbuchse 24
Abb. 6: Position der Steckbrücken auf dem CPU Board 34
Abb. 7: Bestückungsseite der PCI Backplane SC-BASE 46
Abb. 8: Lötseite der PCI Backplane SC-BASE 47

Vereinbarungen und Symbole

Wenn im Einzelfall nicht anders definiert, werden Bitgruppen in binärer Form angegeben und durch ein folgendes "b" gekennzeichnet. - Bsp.: 101b

Wenn im Einzelfall nicht anders definiert, werden Adressen und Registerinhalte in hexadezimaler Form angegeben und durch ein folgendes "h" gekennzeichnet; die alphanumerischen Hexziffern werden in Großbuchstaben geschrieben.- Bsp.: EF002h

B ist die Abkürzung von Byte; b steht für Bit.

k bezeichnet den Faktor 400h (1 024 dezimal).

M bezeichnet den Faktor 100 000h (1 048 576 dezimal)

Halt, wichtiger Hinweis, Nichtbeachtung kann zu Fehlfunktionen oder Zerstörung führen

Wichtiger Hinweis, sollte für die problemlose Handhabung beachtet werden.

Allgemeiner Hinweis, für das bessere Verständnis.

1. Einführung

Das folgende Kapitel „Einführung“ gibt Ihnen auf wenigen Seiten stichwortartig einen Überblick über die Leistungsfähigkeit des Small Computers **SC1**. Im Anschluss wird die Spezifikation aufgeführt.

Kapitel 2 „Funktionsbeschreibung“ vermittelt verbal die Aufgaben und Möglichkeiten der einzelnen Komponenten des **SC1**. Vor dem erstmaligen Einsatz des **SC1** erleichtert dieses Kapitel das Verständnis für die Funktionszusammenhänge des Small Computers.

Kapitel 3 „Sicherheitshinweise“ für Handhabung und Wartung macht Sie auf mögliche Fehlerquellen im Umgang mit dem System aufmerksam und sollte unbedingt beachtet werden.

Kapitel 4 „Installation“ gibt alle für die Erstinstallation und weitere Konfiguration wichtigen Informationen. Es stellt in kurzer, übersichtlicher Form die Einstellmöglichkeiten dar, um den **SC1** für den Betrieb zu konfigurieren.
Dieser Abschnitt enthält wichtige Hinweise zur Konfiguration und Erstinstallation des **SC1** und sollte unbedingt vor dem Ersteinsatz des Rechners gelesen werden.

Das 5. Kapitel „Fehlerbehebung/Troubleshooting“ ermöglicht Ihnen bei auftretenden Problemen die Fehlerursache zu lokalisieren oder sogar zu beheben.

Der Anhang dient als übergreifende Referenz. ***Literaturhinweise*** bieten den Ansatz zur Vertiefung von Grundlagen- und Spezialwissen. Schließlich ermöglicht ein vorgefertigter ***Fehlerreport*** die schnelle Bearbeitung eventuell auftretender Defekte.

1.1. Allgemeine Beschreibung

Anders als bei herkömmlichen Industrie PCs bietet der Small Computer **SC1** die Möglichkeit der Erweiterung mit bis zu vier standard halfsize PCI Karten (32Bit/5V). Bereits von Ihnen eingesetzte PCI Karten können weiterhin verwendet werden. Entsprechend Ihren speziellen Anforderungen kann das System durch eine der unzähligen auf dem Markt erhältlichen PCI Karten erweitert werden. Es gibt nahezu keine Funktionalität, die mit dem **SC1** nicht realisiert werden kann.

Der Small Computer **SC1** beinhaltet alle wichtigen PC Funktionen wie Graphik und Netzwerk. Aufgrund seiner PC-Kompatibilität können handelsübliche Betriebssysteme und Anwendersoftware verwendet werden. ROTEC bietet vorinstallierte Systeme mit z.B. Windows 9x, Windows NT, Win2000 und VxWorks.

1.2. Funktionsblöcke

Die Basisvariante des **SC1** (ohne extension Boards) setzt sich aus zwei Komponenten zusammen:

- dem CPU Board inkl. Graphik und Netzwerk
- der PCI Backplane inkl. Power Supply

1.2.1. Features

- Wahlweise Intel® Celeron® @566MHz oder Pentium® III @850MHz bzw. 1,2GHz
- Front Side Bus von 100/133MHz
- Interner L2 Cache: 128kB bei Celeron® bzw. 256kB/512kB bei Pentium® III
- bis zu 512MB Hauptspeicher, 3.3V SDRAM DIMM Module
- "Award" BIOS, PnP Support
- Intel® 815E Chipset und Intel® 82801BA (ICH2)
- Grafik-Controller integriert in Chipset, Bildspeicher von bis zu 4MB
- Netzwerk Controller: MAC integriert in Intel® 815E Chipset, 82562ET PHY extern, Unterstützung von 10/100Base-T(X), IEEE 802.3 Protokoll-kompatibel
- zwei EIDE Kanäle für bis zu vier Laufwerke, Ultra DMA 33/66/100 IDE Devices
- Unterstützung von Compact Flash Cards Typ I und II
- Unterstützung von bis zu zwei Floppy-Laufwerken
- zwei serielle Schnittstellen, NS16550 kompatibel, COM1 gemäß RS232, COM2 wahlweise RS232/RS422/RS485
- parallele Schnittstelle (LPT1), SPP, EPP, ECP
- Keyboard und Mouse, PS/2 kompatibel, 6polige Mini DIN Buchse
- 2 Universal Serial Bus Schnittstellen, USB1.1
- Watchdog Timer

1.2.2. Technische Daten

1. LAN-Schnittstelle Ethernet	**Western (RJ-45)**
Controller	Intel® 82801BA ICH2
Physikalisches Interface	gemäß IEEE 802.3, twisted Pair 10Base-T und 100Base-Tx
Übertragungsrate	max. 100Mbaud
Grafik-Ausgabe	**15polige high density D-Sub Buchse (CRT)**
Controller	integriert in Intel® 815E Chipset
Physikalisches Interface	für CRT-Monitore (analog)
Auflösung / Bildspeicher	1024 * 768 * 24bpp / 4MB
Serielle Schnittst. COM1+2	**9polige D-Sub Stecker**
Controller	Winbond W83627HF, 16550 kompatibel
Physikalisches Interface	COM1 gemäß EIA RS232, COM2 wahlweise RS232/RS422/RS485
Übertragungsrate	max 921kBaud
Parallele Schnittst. LPT1	**25polige D-Sub Buchse**
Controller	Winbond W83627HF
Physikalisches Interface	gemäß IEEE 1284, SPP, EPP und ECP Mode
Übertragungsrate	max 2MB/s
Universal Serial Bus USB1+2	**4polige Stiftleiste**
Controller	Intel ® 82801BA ICH2
Physikalisches Interface	Serie A-Stecker, 2 USB Ports herausgeführt
Übertragungsrate	12MBit/s bzw. 1,5Mbit/s
PS/2 Keyboard und Mouse	**6polige Mini-DIN Buchse**
Controller	Winbond W83627HF
Physikalisches Interface	PS/2 Keyboard/Mouse Kombi-Anschluß
Sonstiges Schnittstellen (intern)	
Floppy	Winbond W83627HF, max. 2Mbps Transfer Rate
Enhanced IDE Interfaces	Intel ® 82801BA ICH2, PIO Mode 4 und Ultra DMA33/66/100
CompactFlash™ Disk	IDE2 Interface

IrDA Interfaces	Winbond W83627HF IrDA Vers.1.0 SIR Protokoll mit max. 115,2kBaud
Spannungsversorgung (default)	**3polige Power-Subcon Buchse**
Nennwert	24VDC
Zulässiger Spannungsbereich	18...36VDC
Stromaufnahme	typ. 1,7A@24V DC (Variante: SC1-211x)
Spannungsversorgung (altern.)	**20poliger ATX Power Connector**
Nennwert	siehe ATX Spezifikation
Zulässiger Spannungsbereich	siehe ATX Spezifikation
Stromaufnahme	tbd
Umgebungsbedingungen	
Temperatur in Betrieb (lagernd)	0..+50°C bei max. 15°/h (-40°C...+70°C bei max. 30°/C)
Vibration in Betrieb (lagernd)	Versionen mit Silicon/Flash Disk: 5g (5g) DIN IEC 68 Teil2-6, Sinus, 12...300Hz, 1Okt/min, 1h / Achse Sonstiges Versionen: 0,5g (5g) Sinus, 5...500Hz
Dauerschock in Betrieb (lagernd)	Versionen mit Silicon/Flash Disk: 15g (15g) DIN IEC 68 Teil2-29, Halbsinus, 11ms, 1000 pro Richtung und Achse
Einzelschock in Betrieb (lagernd)	Versionen mit Silicon/Flash Disk: 40g (40g) DIN IEC 68 Teil2-27, Halbsinus, 6ms, 3 pro Richtung und Achse Sonstiges Versionen: 10g (70g) Halbsinus, 11ms, 2 pro Minute
Feuchtigkeit in Betrieb (lagernd)	10...80% (5...90%) nicht kondensierend
Höhe in Betrieb (lagernd)	-300...+3000m (-400...+15000m) über Meereshöhe
Abmessungen / Gewicht	
Breite / Höhe / Tiefe	164mm / 234mm / 164mm
Gewicht	ca. 2 kg (ohne Extension Boards)
Elektromagn. Verträglichkeit	
Störaussendung	Grenzwerte, Verfahren gemäß DIN EN 55022, DIN EN 50081-1
Störfestigkeit	Grenzwerte und Verfahren gemäß DIN EN 50082-2

Schutz & Sicherheit	
Sicherheit	Grenzwerte und Verfahren gemäß DIN EN 60950 DIN EN 50081-1
Schutzart	IP20 gemäß DIN 40050

☞ Je nach Version des **SC1** können einzelne der genannten Ausstattungsmerkmale entfallen bzw. andere dazukommen. Irrtümer und technische Änderungen vorbehalten.

2. Funktionsbeschreibung

2.1. Mechanischer Aufbau

Der **SC1** setzt sich im wesentlichen aus zwei Gehäuseteilen zusammen:

- dem Gehäuserumpf, bestehend aus vier Seitenwänden inkl. Kartenkorb
- und dem Gehäusedeckel (2-teilig)

Abhängig von der gewählten Variante kann man den **SC1** an die Wand bzw. auf die Hutschiene montieren. Hierzu wird er mit der langen Seitenwand (im Bild links hinten) an die Wand geschraubt bzw. auf die Hutschiene geschnappt. Sowohl bei Wand- als auch bei Tragschienenmontage besteht die Möglichkeit, den Gehäusedeckel zu entfernen, ohne den **SC1** zu demontieren.

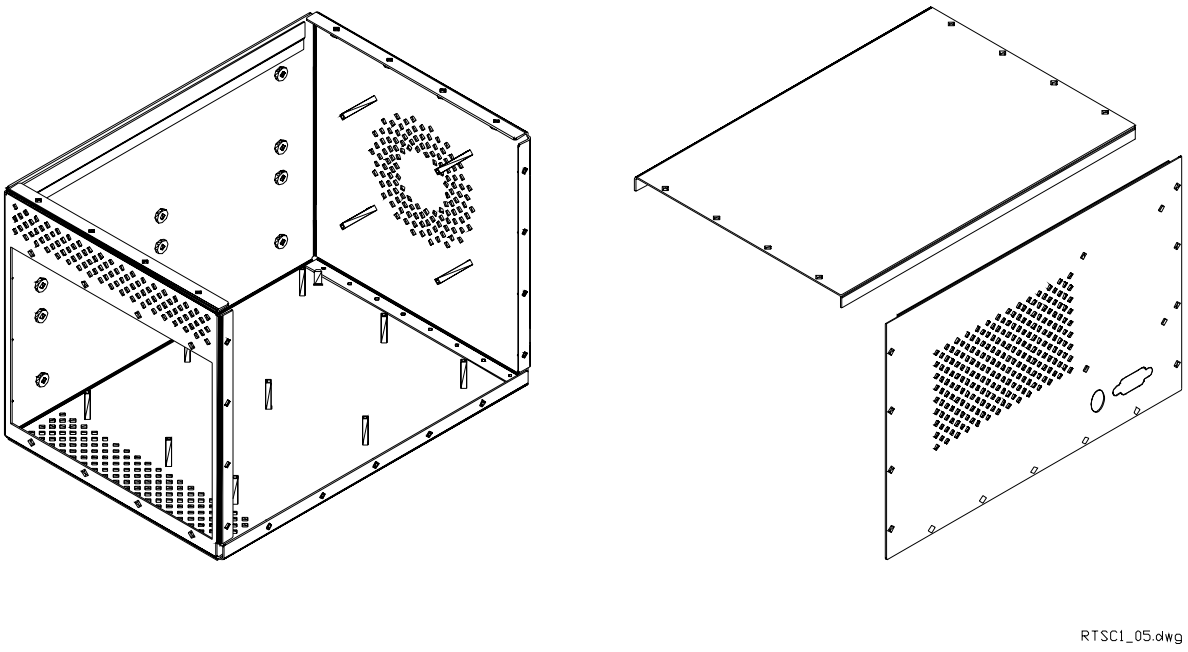

Abb. 1: Mechanischer Aufbau des **SC1**

2.2. Funktionseinheiten

Der **SC1** beinhaltet folgende wesentliche Funktionen:

- Rechnerkern mit Prozessor, Speicher u.ä.
- Spannungsversorgungseingang für 24V DC oder wahlweise auch für ATX Netzteil
- Serielle Schnittstellen COM1 und COM2, nach EIA RS232 bzw. wahlweise EIA RS232/RS422/RS485
- Parallel Schnittstelle LPT1
- Grafikausgabe für den Anschluß von Analogmonitoren
- Ethernet Controller mit Netzwerkanschluß (10Base-T bzw. 100Base-Tx)

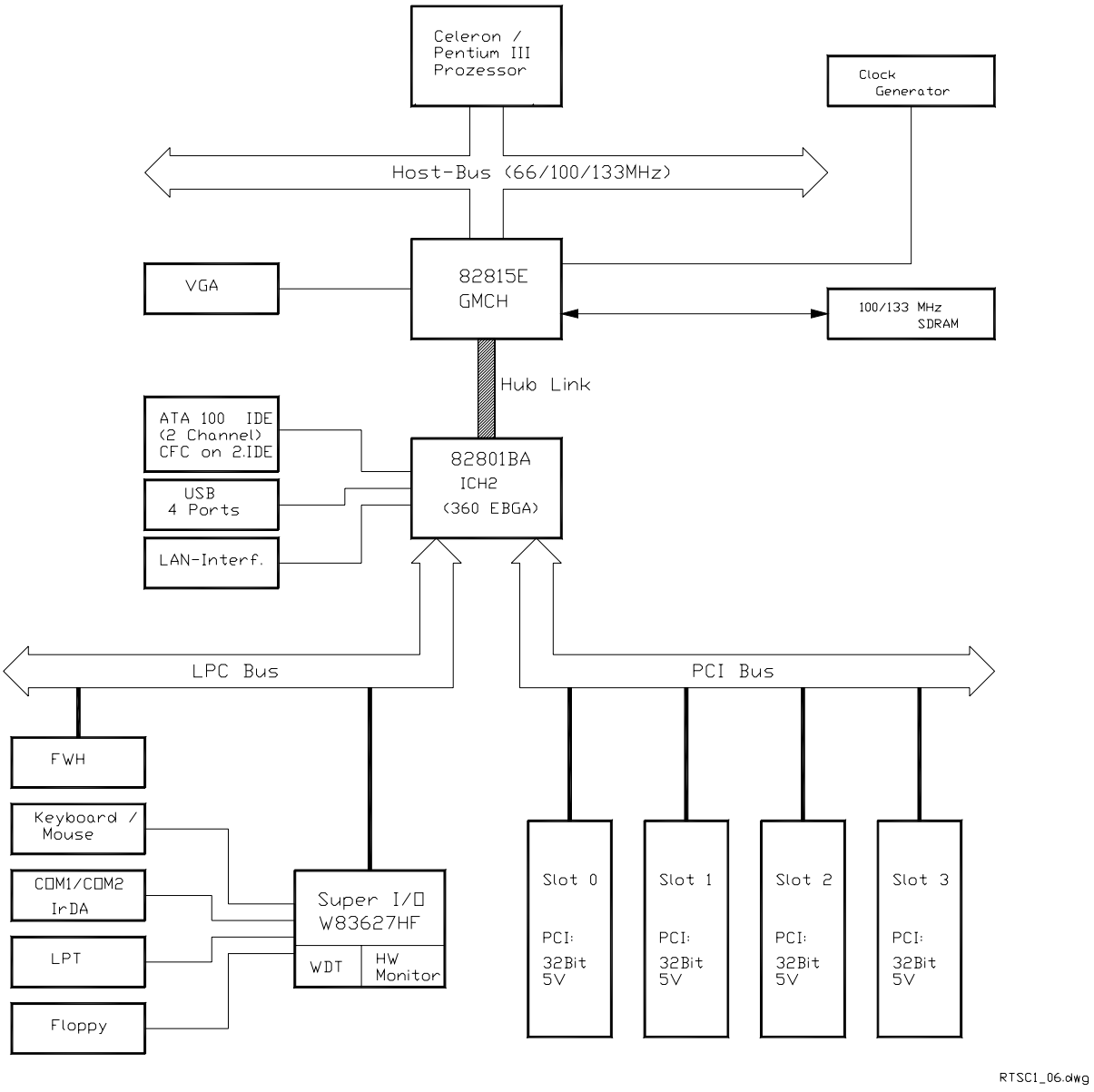

Abb. 2: Funktionseinheiten des **SC1**

2.2.1. Prozessor und Chipsatz

Die werksseitige Bestückung mit einem Prozessor des Typs Intel® Celeron® @566MHz oder Pentium® III @ 850MHz bzw. 1,26GHz garantiert die vollständige Kompatibilität zu sämtlichen gängigen Betriebssystemen.

Die 100%ige PC-Kompatibilität wird ebenfalls garantiert durch den 815E Chipsatz von Intel® bestehend aus:

- 82815 GMCH (Graphic and Memory Controller Hub)
- 82801BA ICH2 (I/O Controller Hub)

Er verfügt im wesentlichen über folgende Funktionen:

82815E GMCH

Prozessor/Host Bus Support
SDRAM Controller
Graphic Controller, Direct AGP
I/O-Bridge Suppport (ICH2)

82801BA ICH2

PCI Bus Interface
LAN Controller
IDE Controller
Universal Serial Bus Host Controller
Interrupt Controller
DMA-Controller
Real-Time Clock
Low Pin Count (LPC) Bus Interface

2.2.2. Interruptstruktur

Beim **SC1** entspricht die Zuordnung der Interrupte standardmäßig (ab Werk) weitgehend dem PC-AT üblichen Mapping. Die Abschaltung diverser Devices im BIOS Setup ermöglicht die Freistellung der zugehörigen Interrupt-Level. Disabled man beispielsweise COM1, hat man IRQ4 frei zur Verfügung und kann diesen einem beliebigen Device eines Extension Boards zuordnen.

Interrupt	Funktion
IRQ0	System Counter
IRQ1	Keyboard
IRQ2	Kaskadierung vom Slave PIC
IRQ8	Echtzeituhr (CMOS Clock)
IRQ9	Umgeleitet auf IRQ2
IRQ10	Reserviert
IRQ11	Watchdog Timer
IRQ12	PS/2 Mouse
IRQ13	Data Processor
IRQ14	Primary IDE Controller
IRQ15	Secondary IDE Controller
IRQ3	COM2
IRQ4	COM1
IRQ5	Parallel Port (LPT2)
IRQ6	Floppy
IRQ7	Parallel Port (LPT1)

Tab. 1: Interruptstruktur des **SC1**

2.2.3. Ressourcen Verteilung der Extension Slots

Den Extension Slots des **SC1** wurden entsprechend den Vorgaben der „PCI to PCI Bridge Architecture Specification“ folgende Ressourcen zugeteilt. Die Verteilung der Interrupts und das IDSEL Mapping sind im folgenden aufgelistet.

Extension Slot	Device Nr.	Interrupt on Device	PCI Interr. Leitung
0	4h	INTA#	P_INTA#
		INTB#	P_INTB#
		INTC#	P_INTC#
		INTD#	P_INTD#
1	5h	INTA#	P_INTB#
		INTB#	P_INTC#
		INTC#	P_INTD#
		INTD#	P_INTA#
2	6h	INTA#	P_INTC#
		INTB#	P_INTD#
		INTC#	P_INTA#
		INTD#	P_INTB#
3	7h	INTA#	P_INTD#
		INTB#	P_INTA#
		INTC#	P_INTB#
		INTD#	P_INTC#

Tab. 2: Ressourcen der Extension Slots

Von links nach rechts sind die Slots folgendermaßen angeordnet:

Slot 3 – Slot 2 – Slot 1 – Slot 0 – CPU Slot

2.2.4. Ethernet

Der Ethernet-Controller des **SC1** ist im I/O Controller Hub (82801BA ICH2) des Chipsatzes integriert und arbeitet in Kombination mit dem PLC[1)] 82562ET von Intel®. Das als 32Bit PCI Controller ausgelegte Device kann sowohl im full duplex als auch im half duplex Mode arbeiten. Im full duplex Mode erfolgt die Datenübertragung gemäß IEEE 802.3x. Die Konfigurationsdaten des Netzwerk-Controllers werden in einem seriellen EEPROM abgelegt, und beim Power-On in den Controller geladen. Die Datenübertragung erfolgt mit einer Geschwindigkeit von 10Mbit/s bzw. 100Mbit/s. Das Ethernet-Interface des Netzwerk-Controllers ist auf den Steckerbereich des **SC1** herausgeführt.

2.2.5. Grafik

Analog zum Netzwerk ist auch der Graphik-Controller bereits im Chipsatz, dem GMCH 82815 enthalten. Er ermöglicht die Ansteuerung von Analog-CRT-Monitoren mit einer Auflösung von 1024*768@24bpp. Als Bildspeicher werden bis zu 4Mbyte des Hauptspeichers verwendet. Die CRT Schnittstelle ist ebenfalls im Steckerbereich des **SC1** verfügbar.

2.2.6. Hauptspeicher, DIMM

Der Hauptspeicher des **SC1** wird als 168poliges DIMM-Modul auf der CPU-Karte bestückt. Es sind Varianten mit 64MB, 128MB, 256MB und 512MB möglich. Die 3,3V SDRAM-Module werden mit 100 bzw. 133MHz angesprochen. Die Ermittlung des Speicher Takts erfolgt automatisch in Abhängigkeit vom verwendeten Prozessor.

2.2.7. Massenspeicher

Als Massenspeicher dienen IDE-kompatible 2,5“ Festplatten mit um die 20Gbyte Kapazität. Alternativ hierzu können für rauhe Umgebungen IDE-kompatible Silicon Disks ab 64Mbyte eingesetzt werden.

[1)] PLC = Platform LAN Connect, Verbindung des ICH2 mit dem PLC über LCI (LAN Connect Interface)

Beim Einsatz von Silicon Disks als Massenspeicher ist zu beachten, dass pro Speicherzelle nur eine maximale Anzahl von Schreib-/Löschzyklen ausgeführt werden dürfen. Abhängig vom verwendeten Hersteller und Typ sind zur Zeit zwischen 300.000 und 2.000.000 Schreibzyklen zulässig. Diese Einschränkung ist durch die FLASH-Technologie bedingt. Es ist daher besondere Vorsicht bei Programmen geboten , die temporäre Dateien auf die „Festplatte“ auslagern möchten.

Alternativ bzw. ergänzend zu obigen Massenspeichern kann auch ein CompactFlash Modul (am zweiten IDE-Kanal) eingesetzt werden.

2.2.8. System Monitor

Der im Winbond W83627HF integrierte Watchdog dient der Programmüberwachung und erkennt Software-Fehler, wie z.B. Endlosschleifen, welche die Echtzeitfähigkeit des Systems gefährden. Wird der Watchdog nicht vor Ablauf der softwaremäßig eingestellten Timeout Period getriggert, „schlägt“ der Watchdog zu und löst einen Interrupt bzw. einen Reset aus.

Sowohl die Einstellung der Watchdog-Triggerzeit als auch die Triggerung des Watchdogs erfolgt über Schreiben des I/O-Port 443h. Um den Watchdog zu disablen, wird lesend auf I/O-Adresse 443h zugegriffen.

Zeitintervall abhängig vom Wert des I/O-Ports 443h

Data of 443h	Time Interval
01h	1 sec.
02h	2 sec.
03h	3 sec.
04h	4 sec.
…	…
…	…
3Dh	61 sec.
3Eh	62 sec.

Tab. 3: Auswahl des Watchog-Timer Zeitintervalls

3. Sicherheitshinweise

3.1. Handhabung

Bei dem Modul handelt es sich um hochwertige mechanisch und elektrisch empfindliche Elektronik.
Beim Auspacken des Moduls ist deshalb entsprechende Vorsicht angebracht.
Untersuchen Sie das Modul auf Transportschäden. Sollte eine Beschädigung während des Transports eingetreten sein, darf das Modul nicht installiert werden oder die Versorgungsspannung angelegt werden. Wenden Sie sich in diesem Fall an unsere technische Auskunft.

Elektrostatische Entladung kann die verwendeten Bausteine zerstören.
Die direkte Berührung von integrierten Bausteinen und offenen Kontakten ist zur Vermeidung elektrostatischer Entladung zu vermeiden. Die Installation sollte zur Vermeidung von Beschädigung nur an einem dafür vorgesehenen statikfreien Arbeitsplatz von geschultem Personal durchgeführt werden.

Vor der Installation ist die korrekte Einstellung von Jumpern und Lötbrücken zu überprüfen bzw. vorzunehmen.
Vor dem Einbau in ein Rack ist die gesamte Versorgungsspannung des Racks und evtl. angeschlossener Komponenten auszuschalten. Beim Ausbau sind die gleichen Vorkehrungen zu treffen. Der Anschluß von Komponenten an die eingebauten Schnittstellen darf ebenfalls nur im spannungslosen Zustand aller Komponenten erfolgen.

Werden diese Sicherheitshinweise nicht beachtet kann das Modul zerstört werden!

4. Installation

4.1. Vorbereitungen und Voraussetzungen

Für die erste Inbetriebnahme und die Installation / Bedienung von Software werden mindestens benötigt:

- ein Netzteil, das 24V Gleichspannung zur Verfügung stellt (u.U. auch ATX-Netzteil)
- ein Multisync-Monitor
- eine Tastatur
- ein Y-Adapterkabel für den Keyboard/Mouse Anschluß (im Lieferumfang enthalten)

Der Small Computer **SC1** wird entweder auf eine Tragschiene TS 35mm oder direkt an die Wand montiert.

Für den sicheren Betrieb des **SC1** muß insbesondere

* das Gehäuse geerdet sein (über Erdungspunkt der folgenden Abbildung)

* die max. zulässige Umgebungstemperatur eingehalten werden.

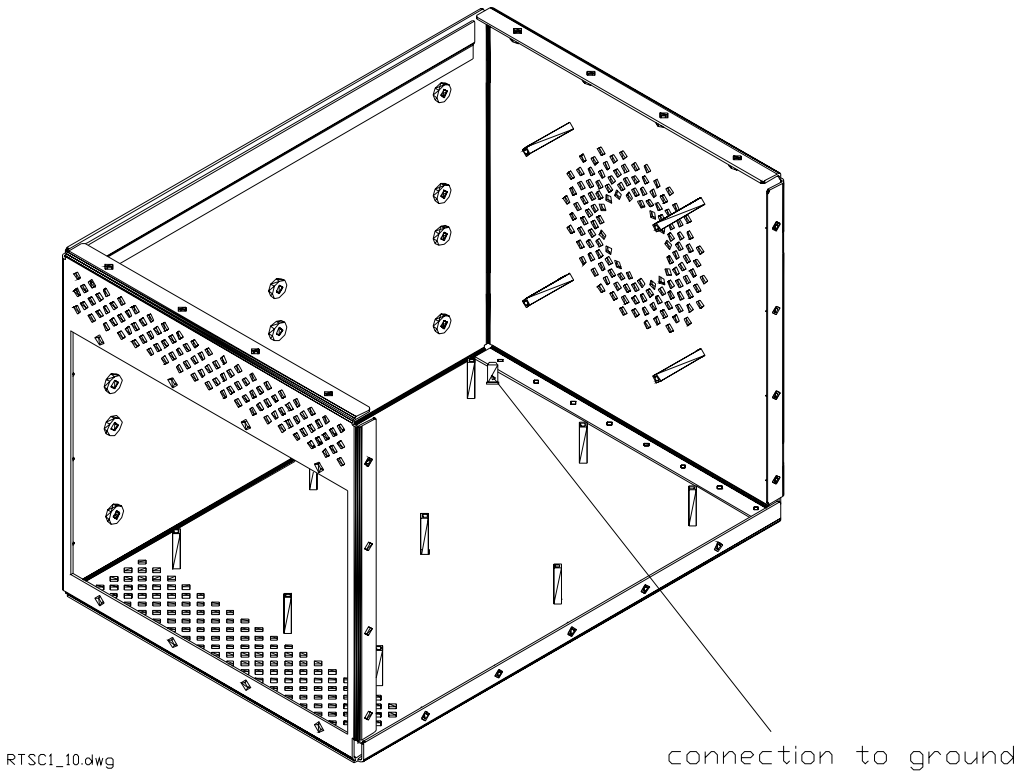

Abb. 3: Position des Erdungspunktes

4.2. Montage

Der Small Computer **SC1** wird entweder auf eine DIN-Tragschiene (35mm) aufgeschnappt oder über vier Montageelemente an die Wand montiert.

Bei der Montage des **SC1** ist darauf zu achten, dass die Lüftungsschlitze ausreichend mit Luft versorgt werden.

Um in den **SC1** ein bis max. vier Extension Boards einzubauen ist wie folgt vorzugehen:

- Öffnen des Gehäuses:
  Nach Öffnen der Senkkopfschrauben des oberen Deckels kann dieser nach oben vom Gehäuserumpf weggezogen werden.
- Entfernen der Slotabdeckung des/der zu bestückenden Steckplatzes/Steckplätze (Lösen der Schraube am Kartenkorb)
- Einstecken der/des Extension Boards
- Festschrauben der Slotabdeckung(en) der PCI Einsteckkarte(n)
  VORSICHT: Zuvor muss das korrekte Anliegen der EMV Feder kontrolliert werden!
- Schließen des Gehäuses:
  Oberer Deckel in den Gehäuserumpf einstecken und die zuvor gelösten Schrauben wieder schließen.

Es ist darauf zu achten, dass die verwendeten Extension Boards der PCI Spezifikation entsprechen. Es können nur „short“ 5V/32Bit PCI Einsteckkarten verwendet werden.
Folgende Maße sollten eingehaltene werden:

* Länge von 6,875inch (174,63mm)
* Höhe inkl. „golden finger“ Kontakte von 4,2inch (106,68mm)
* max. zulässige Bauteilhöhe auf der Bestückungsseite von 0,570inch (14,48mm)
* max. zulässige Bauteilhöhe auf der Lötseite von 0,105inch (2,67mm)

4.3. Anschlußbelegungen

Der **SC1** verfügt über mehrere Schnittstellen, welche teilweise nur intern überwiegend jedoch auch von extern zugänglich sind.

> Die im folgenden nicht aufgeführten Stiftleisten, Buchsen bzw. Kontakte dürfen nicht verändert werden, d.h. deren Zustand bei Lieferung ab Werk muß beibehalten werden. Das unsachgemäße Abgreifen / Beschalten eines Steckverbinders kann einen bleibenden Defekt am Gerät hervorrufen.

Die Position der auf dem CPU-Board befindlichen Schnittstellen ist der folgenden Abbildung zu entnehmen. Die Position der Schnittstellen der PCI Backplane kann dem Bestückungsplan aus Kapitel 7.3 entnommen werden.

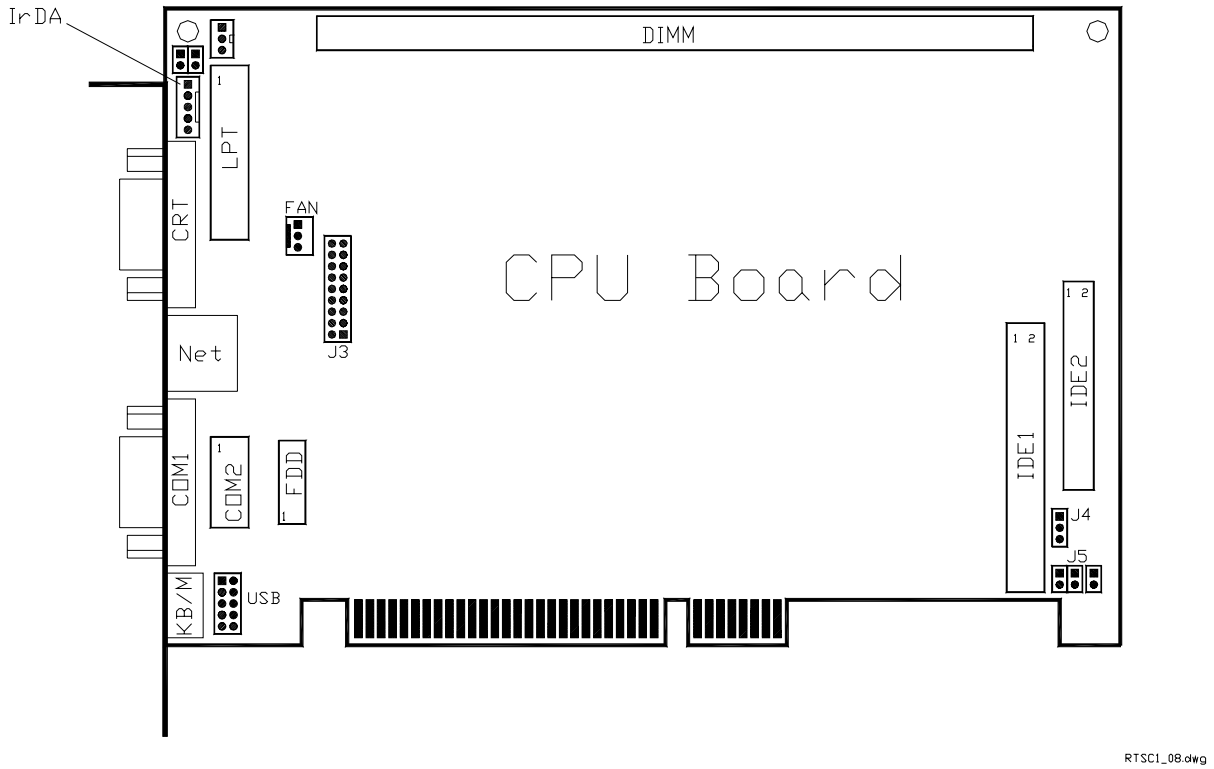

Abb. 4: CPU Board – Position der Schnittstellen

4.3.1. Serielle Schnittstellen COM1 / COM2

Position: linke Seitenwand / Slot-Blech

Physikalische Ausführung: 9poliger D-Sub Stecker

COM1		
Pin	Mnemonic	Signalbeschreibung
1	DCD	Data Carrier Detect
2	RXD	Receive Data
3	TXD	Transmit Data
4	DTR	Data Terminal Ready
5	GND	Ground
6	DSR	Data Set Ready
7	RTS	Ready to Send
8	CTS	Clear to Send
9	RI	Ring Indicator

Tab. 4: Signalbelegung der seriellen Schnittstelle COM1

Wie bereits beschrieben erfolgt die Übertragung von COM2 wahlweise nach EIA RS232, RS422 oder RS485. Die Auswahl erfolgt über die Jumperleiste J3.

COM2		
Pin	RS232	RS422 / RS485
1	DCD	TXD-
2	RXD	TXD+
3	TXD	RXD+
4	DTR	RXD-
5	GND	Ground
6	DSR	
7	RTS	
8	CTS	
9	RI	

Tab. 5: Signalbelegung der seriellen Schnittstelle COM2

4.3.2. Parallele Schnittstelle LPT

Position: linke Seitenwand / Slot-Blech

Physikalische Ausführung: 25polige D-Sub Buchse

LPT		
Pin	Mnemonic	Signalbeschreibung
1	/STB	Strobe
2	D0	Data Bit 0
3	D1	Data Bit 1
4	D2	Data Bit 2
5	D3	Data Bit 3
6	D4	Data Bit 4
7	D5	Data Bit 5
8	D6	Data Bit 6
9	D7	Data Bit 7
10	/ACK	Acknowledge
11	BUSY	Busy
12	PE	Paper Empty
13	SLCT	Printer Select
14	/ALFD	Auto Form Feed
15	/ERROR	Error
16	/INIT	Initialization
17	/SLCT IN	Printer Select IN
18 – 25	GND	Ground

Tab. 6: Signalbelegung der parallelen Schnittstelle LPT1

4.3.3. PS/2 Keyboard/Mouse

Position: linke Seitenwand / Slot-Blech

Physikalische Ausführung: 6polige Mini-DIN Buchse

PS/2 Keyboard/Mouse		
Pin	Mnemonic	Signalbeschreibung
1	KBClk	Keyboard Clock
2	KBData	Keyboard Data
3	MClk	Mouse Clock
4	GND	Ground
5	VCC	+5V DC
6	MData	Mouse Data

Tab. 7: Anschlußbelegung der Keyb.&Mouse Schnittstelle

Der Anschluß einer PS/2 Tastatur und / oder einer PS/2 Maus erfolgt über den ab Werk mitgelieferten Y-Adapter.
Für den Anschluß einer AT-Tastatur ist zusätzlich zum Y-Adapter noch ein handelsüblicher PS/2-Adapter erforderlich.

PS/2 Tastatur und PS/2 Maus dürfen nur bei abgeschaltetem PC angeschlossen werden. Die Nichtbeachtung dieses Hinweises kann einen bleibenden Defekt am Gerät hervorrufen.

4.3.4. Universal Serial Bus

Position: linke Seitenwand / Slot-Blech

Physikalische Ausführung: USB Serie A Stecker (4polig)

USB Port 1+2		
Pin	Mnemonic	Signalbeschreibung
1	+5V	+5V Cable Power
2	D-	Daten -
3	D+	Daten +
4	GND	Ground

Tab. 8: Anschlußbelegung von USB Port1+2

4.3.5. Netzwerk-Interface

Position: linke Seitenwand / Slot-Blech

Physikalische Ausführung: 8polige RJ45 Buchse

1. Ethernet-Interface (Twisted Pair)		
Pin	Mnemonic	Signalbeschreibung
1	TX+	Transmit Data +
2	TX-	Transmit Data -
3	RX+	Receive Data +
4, 5	Termination to GND	
6	RX-	Receive Data -
7, 8	Termination to GND	

Tab. 9: Signalbelegung des RJ45 Netzwerk-Anschlusses

4.3.6. Grafikschnittstelle

Position: linke Seitenwand / Slot-Blech

Physikalische Ausführung: 15polige high-density D-Sub Buchse

VGA		
Pin	Mnemonic	Signalbeschreibung
1	R	ROT
2	G	GRÜN
3	B	BLAU
4, 9, 11, 12, 15	n.c.	not connected
5-8, 10	GND	Ground
13	HSYNC	Horizontal Synch
14	VSYNC	Vertical Synch

Tab. 10: Signalbelegung der Grafikschnittstelle VGA

4.3.7. Spannungsversorgung

Die Standardversion des **SC1** wird durch ein 24V Netzteil mit Spannung versorgt. Auf Anfrage kann der **SC1** jedoch auch mit einem 20pol. ATX Stecker zur Speisung über ein handelsübliches ATX-Netzteil bezogen werden. Bei der Standardversion ist kein ATX Stecker vorgesehen !

4.3.7.1. Speisung durch 24V Netzteil (default)

Position: rechte Gehäusewand bzw. Gehäusefront

Physikalische Ausführung: 3polige Power Subcon Buchse

24V Spannungsversorgung		
Pin	Mnemonic	Signalbeschreibung
+ (Plus)	24V	24V Gleichspannung
	n.c.	not connected
- (Minus)	0V	Bezugspotential

Tab. 11: Signalbelegung der 24V Versorgung

Die Position der Pins ist der folgenden Abbildung zu entnehmen:

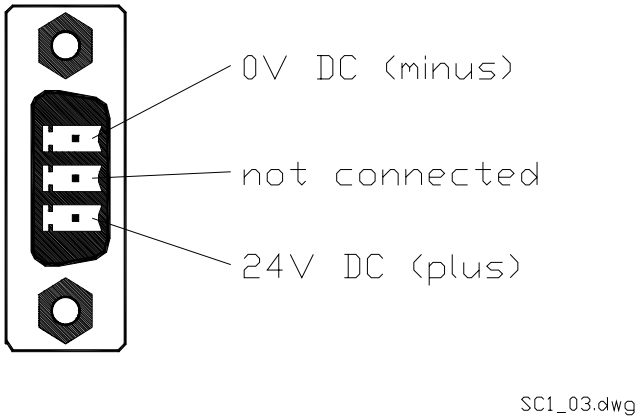

Abb. 5: Pinbelegung der 24V Spannungsversorgungsbuchse

4.3.7.2. Speisung über ATX Netzteil (Sonderversion)

Position: rechte Gehäusewand bzw. Gehäusefront

Physikalische Ausführung: 20poliger ATX Stecker

ATX Spannungsversorgung		
Pin	Mnemonic	Signalbeschreibung
1, 2, 11	3.3V	+3,3V DC
3, 5, 7, 13, 15-17	COM	Ground
4, 6, 19, 20	5V	+5V DC
8	*PW-OK*	*Power okay Output*
9	*5VSB*	*+5V Standby Voltage*
10	12V	+12V DC
12	-12V	-12V DC
14	PS-ON	Power-Supply On Input (**SC1**: immer aktiv)
18	*-5V*	*-5V DC*

Tab. 12: Signalbelegung des ATX Versorgungssteckers

Die kursiv aufgeführten Signale werden vom **SC1** nicht ausgewertet bzw. benötigt, folglich sind diese Signale unbeschaltet.

4.3.8. IrDA Schnittstelle

Position: intern, auf CPU Board

Physikalische Ausführung: 5polige Stiftleiste

IrDA Interface		
Pin	Mnemonic	Signalbeschreibung
1	+5V	+5V DC
2	n.c.	
3	IrRX	Infrared Receiver Input
4	GND	Ground
5	IrTX	Infrared Transmitter Output

Tab. 13: Signalbelegung der IrDA Schnittstelle

4.3.9. Hard Disk Anschluß

4.3.9.1. Primary IDE

Position: intern, auf CPU Board

Physikalische Ausführung: 40polige Stiftleiste, RM 2,54mm

IDE1			
Signal	Pin	Pin	Signal
RESET#	1	2	Ground
Data 7	3	4	Data 8
Data 6	5	6	Data 9
Data 5	7	8	Data 10
Data 4	9	10	Data 11
Data 3	11	12	Data 12
Data 2	13	14	Data 13
Data 1	15	16	Data 14
Data 0	17	18	Data 15
Ground	19	20	n.c.
DMA REQ	21	22	Ground
IOW#	23	24	Ground
IOR#	25	26	Ground
IOCHRDY	27	28	Pull-Down
DMA ACK#	29	30	Ground
INT REQ	31	32	n.c.
SA1	33	34	CBLID#
SA0	35	36	SA2
HDC CS0#	37	38	HDC CS1#
HDD Active#	39	40	Ground

Tab. 14: Signalbelegung des 1. IDE Interfaces

4.3.9.2. Secondary IDE

Position: intern, auf CPU Board

Physikalische Ausführung: 44polige Stiftleiste, RM 2mm

IDE2			
Signal	Pin	Pin	Signal
RESET#	1	2	Ground
Data 7	3	4	Data 8
Data 6	5	6	Data 9
Data 5	7	8	Data 10
Data 4	9	10	Data 11
Data 3	11	12	Data 12
Data 2	13	14	Data 13
Data 1	15	16	Data 14
Data 0	17	18	Data 15
Ground	19	20	n.c.
DMA REQ	21	22	Ground
IOW#	23	24	Ground
IOR#	25	26	Ground
IOCHRDY	27	28	Pull-Down
DMA ACK#	29	30	Ground
INT REQ	31	32	n.c.
SA1	33	34	CBLID#
SA0	35	36	SA2
HDC CS0#	37	38	HDC CS1#
HDD Active#	39	40	Ground
VCC	41	42	VCC
Ground	43	44	NC

Tab. 15: Signalbelegung des 2. IDE Interfaces

4.3.9.3. CompactFlash™ Interface (am 2. IDE Interface)

Position: intern, auf Lötseite des CPU Boards

Physikalische Ausführung: 50poliger CFC Card Steckverbinder

Compact Flash			
Signal	Pin	Pin	Signal
GND	1	26	#CD1
Data 3	2	27	Data 11
Data 4	3	28	Data 12
Data 5	4	29	Data 13
Data 6	5	30	Data 14
Data 7	6	31	Data 15
#CS0	7	32	#CS1
A10 [1)]	8	33	#VS1
#ATA_SEL	9	34	#IORD
A09 [1)]	10	35	#IOW
A08 [1)]	11	36	#WE
A07 [1)]	12	37	INTRQ
VCC	13	38	VCC
A06 [1)]	14	39	#CSEL
A05 [1)]	15	40	#VS2
A04 [1)]	16	41	#RESET
A03 [1)]	17	42	IORDY
A02	18	43	#INPACK
A01	19	44	#REG
A00	20	45	#DASP
Data 0	21	46	#PDIAG
Data 1	22	47	Data 8
Data 2	23	48	Data 9
#IOCS16	24	49	Data 10
#CD2	25	50	GND

Tab. 16: Signalbelegung CompactFlash™ Disk

[1)] true IDE Mode: verbunden mit GND

4.3.10. Floppy Anschluß

Position: intern, auf CPU Board

Physikalische Ausführung: 20pol. Stiftleiste, RM 1,27mm (Anschluß eines Adapterkabels)
Adaptierung auf 34pol. Buchsenleiste

Floppy (nach Adapterkabel)			
Signal	Pin	Pin	Signal
Ground	1	2	Density Select 0
Ground	3	4	n.c.
Ground	5	6	n.c.
Ground	7	8	Index#
Ground	9	10	Motor ENA#
Ground	11	12	Drive Select B#
Ground	13	14	Drive Select A#
Ground	15	16	Motor ENB#
Ground	17	18	Direction#
Ground	19	20	Step#
Ground	21	22	Write Data#
Ground	23	24	Write Gate#
Ground	25	26	Track 0#
Ground	27	28	Write Protect#
Ground	29	30	Read Data#
Ground	31	32	Head Select#
Ground	33	34	Disk Change#

Tab. 17: Signalbelegung der Floppy Schnittstelle

4.3.11. PCI Extension Slots

Position: intern, auf PCI Backplane (X1–X5)

Physikalische Ausführung: 2*62polige Buchse (edge finger)

PCI Slot 5V / 32Bit			
Signal	Pin	Pin	Signal
TRST#	A1	B1	-12V
+12V	A2	B2	TCK
TMS	A3	B3	GND
TDI	A4	B4	TDO
+5V	A5	B5	+5V
INTA#	A6	B6	+5V
INTC#	A7	B7	INTB#
+5V	A8	B8	INTD#
Reserved	A9	B9	PRSNT1#
+5V (I/O)	A10	B10	Reserved
Reserved	A11	B11	PRSNT2#
GND	A12	B12	GND
GND	A13	B13	GND
Reserved	A14	B14	Reserved
RST#	A15	B15	GND
+5V (I/O)	A16	B16	CLK
GNT#	A17	B17	GND
GND	A18	B18	REQ#
Reserved	A19	B19	+5V (I/O)
AD30	A20	B20	AD31
+3,3V	A21	B21	AD29
AD28	A22	B22	GND
AD26	A23	B23	AD27
GND	A24	B24	AD25
AD24	A25	B25	+3,3V
IDSEL	A26	B26	C/BE3#
+3,3V	A27	B27	AD23
AD22	A28	B28	GND

AD20	A29	B29	AD21
GND	A30	B30	AD19
AD18	A31	B31	+3,3V
AD16	A32	B32	AD17
+3,3V	A33	B33	C/BE2#
FRAME#	A34	B34	GND
GND	A35	B35	IRDY#
TRDY#	A36	B36	+3,3V
GND	A37	B37	DEVSEL#
STOP#	A38	B38	GND
+3,3V	A39	B39	LOCK#
SDONE	A40	B40	PERR#
SBO#	A41	B41	+3,3V
GND	A42	B42	SERR#
PAR	A43	B43	+3,3V
AD15	A44	B44	C/BE1#
+3,3V	A45	B45	AD14
AD13	A46	B46	GND
AD11	A47	B47	AD12
GND	A48	B48	AD10
AD09	A49	B49	GND
KEY	A50	B50	*KEY*
KEY	A51	B51	*KEY*
C/BE0#	A52	B52	AD08
+3,3V	A53	B53	AD07
AD06	A54	B54	+3,3V
AD04	A55	B55	AD05
GND	A56	B56	AD03
AD02	A57	B57	GND
AD00	A58	B58	AD01
+5V (I/O)	A59	B59	+5V (I/O)
REQ64#	A60	B60	ACK64#
+5V	A61	B61	+5V
+5V	A62	B62	+5V

Tab. 18: Signalbelegung der PCI Extension Slots

4.3.12. Spannungsversorgung für 3,5“ Laufwerke

Position: intern, auf PCI Backplane (X8, X9)

Physikalische Ausführung: 4polige Stiftleiste

Spannungsversorgung für 3,5“ LW		
Pin	Mnemonic	Signalbeschreibung
1	VCC	+5V DC
2	GND	Ground
3	GND	Ground
4	+12V	+12V DC

Tab. 19: Signalbelegung des 3,5“ Power Steckers

4.4. Einstellungen

4.4.1. BIOS

Das BIOS umfaßt eine Vielzahl von Funktionen. Einige Beispiele:

- die Größe und Organisation des Hauptspeichers wird automatisch ermittelt und getestet, wahlweise auch automatische Ermittlung des DIMM Clocks;
- Unterstützung mehrerer paralleler und serieller Ports
- Automatische Erkennung der Festplatte
- Video- und System-BIOS Caching zur Erhöhung der System Performance
- Unterstützung von PnP
- HW Monitoring: Temperatur, Lüfter-Geschwindigkeit und interne Spannungen
- Password – Unterstützung

☝ Die Einstellungen im BIOS-Setup werden ab Werk korrekt vorgenommen und sollten vom Kunden in der Regel nicht verändert werden !

Das eingesetzte System – BIOS beinhaltet umfangreiche SETUP-Einstellmöglichkeiten. Durch Drücken der Taste <**del**> gelangt man während des Bootvorgangs ins BIOS-Setup. Die Einstellmöglichkeiten der Parameter sind selbsterklärend.

U.U. ist es notwendig Einstellungen vorzunehmen, um den **Small Computer** entsprechend Ihren Wünschen zu konfigurieren. Konfigurationsänderungen sind äußerst gewissenhaft vorzunehmen. Treten nach Modifikation der Einstellungen Probleme auf, wird empfohlen, die CMOS Daten zu löschen und die BIOS Defaultwerte zu laden.

4.4.2. Einstellung von Jumpern

Um den **Small Computer** Ihren Wünschen entsprechend zu konfigurieren, müssen einige hardwaremäßigen Einstellungen per Jumper bzw. DIP Schalter vorgenommen werden.

Hardwaremäßig einstellbar sind:

- J3 COM2 Übertragungsstandard (RS232 / RS422 / RS485)
- J4 Freigabe / Sperren der Clear CMOS Funktion
- J5 Watchdog Timer Enable

Jumper dürfen nur bei abgeschaltetem PC gesteckt oder gezogen werden.

Die Nichtbeachtung dieses Hinweises kann einen bleibenden Defekt am Gerät hervorrufen.

Die Position der Jumper ist der folgenden Abbildung zu entnehmen.

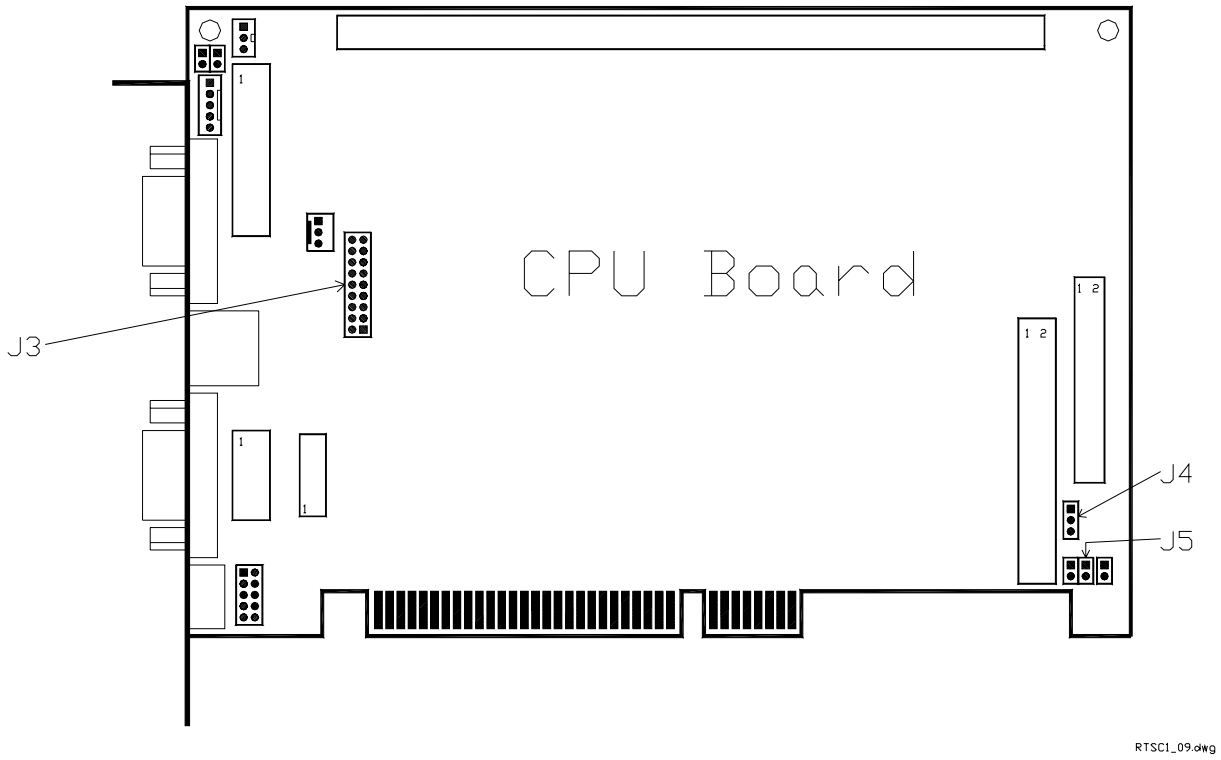

Abb. 6: Position der Steckbrücken auf dem CPU Board

4.4.2.1. COM2 Übertragungsstandard

Jumperleiste J3						
Übertragungsstandard	Gesteckte Verbindungen					Default ab Werk
RS232	**5-6**	**7-9**	**8-10**	**13-15**	**14-16**	**X**
RS422	3-4	9-11	10-12	15-17	16-18	
RS485	1-2	9-11	10-12	15-17	16-18	

Tab. 20: Übertragungsstandard COM2

4.4.2.2. Clear CMOS Operation

Jumper J4		
Geschlossene Verbindung	Funktion	Defaulteinstellung ab Werk
1-2	**Keep CMOS**	**X**
2-3	Clear CMOS	

Tab. 21: Clear / Keep CMOS Data

Um das CMOS zu löschen ist wie folgt vorzugehen:

- Jumper J4 auf Position 2-3 stecken
- **SC1** einschalten
- **SC1** wieder ausschalten
- Jumper J4 wieder zurück auf Position 1-2 stecken

Im Anschluß daran stoppt der **SC1** beim Booten mit der Meldung „CMOS Check Sum Error“. In diesem Falle sollten die BIOS Defaultwerte geladen werden, hierzu ist den auf dem Monitor ausgegebenen Anweisungen zu folgen.

4.4.2.3. Watchdog Timer Enable

Jumper J5		
Verbindung	Funktion	Defaulteinstellung ab Werk
offen	Gesperrt	
gesteckt	**Freigegeben**	**X**

Tab. 22: Watchdog Timer Enable

Weitere auf dem SC1 befindliche Jumper wurden ab Werk korrekt eingestellt und dürfen nicht verändert werden.

5. Fehlerbehebung / Troubleshooting

5.1. Post Codes

Code	Description
CFh	Test CMOS R/W functionality
C0h	Early chipset initialization: - Disable shadow RAM - Disable L2 cache (socket 7 or below) - Program basic chipset registers
C1h	Detect memory - Auto-detection of DRAM size, type and ECC - Auto-detection of L2 cache (socket 7 or below)
C3h	Expand compressed BIOS code to DRAM
C5h	Call chipset hook to copy BIOS back to E000 & F000 shadow RAM
01h	Expand the Xgroup codes locating in physical address 1000:0
02h	Reserved
03h	Initial Superio_Early_init switch
04h	Reserved
05h	1. Blank out screen 2. Clear CMOS error flag
06h	Reserved
07h	1. Clear 8042 interface 2. Initialize 8042 self-test
08h	1. Test spezial keyboard controller for Winbond 977 series Super I/O chips 2. Enable keyboard interface
09h	Reserved
0Ah	Disable PS/2 mouse interface (optional). Auto detect ports for keyboard & mouse followed by a port & interface swap (optional). Reset keyboard for Winbond 977 series Super I/O chips.
0Bh	Reserved
0Ch	Reserved
0Dh	Reserved
0Eh	Test F000h segment shadow to see whether it is R/W-able or not. If test fails, keep beeping the speaker.
0Fh	Reserved
10h	Auto detect flash type to load appropriate flash R/W codes into the run time area in F000 for ESCD & DMI support.
11h	Reserved
12h	Use walking 1's algorithm to check out interface in CMOS circuitry. Also set real-time clock power status, and then check for override.
13h	Reserved
14h	Program chipset default values into chipset. Chipset default values are MODBINable by OEM customers.
15h	Reserved
16h	Initial_Early_Init_Onboard_Generator switch.
17h	Reserved
18h	Detect CPU information including brand, SMI type (Cyrix or Intel) and CPU level (586 or 686).
19h	Reserved
1Ah	Reserved
1Bh	Initial interrupts vector table. If no special specified, all H/W interrupts are directed to SPURIOUS_INT_HDLR & S/W interrupts to SPURIOUS_soft_HDLR.
1Ch	Reserved
1Dh	Initial EARLY_PM_INIT switch.
1Eh	Reserved
1Fh	Load keyboard matrix (notebook platform)

20h	Reserved
21h	HPM initialization (notebook platform)
22h	Reserved
23h	1. Check validity of RTC value: e.g. a value of 5Ah is an invalid value for RTC minute. 2. Load CMOS settings into BIOS stack. If CMOS checksum fails, use default value instead. 3. Prepare BIOS resource map for PCI & PnP use. If ESCD is valid, take into consideration of the ESCD's legacy information. 4. Onboard clock generator initialization. Disable respective clock resource to empty PCI & DIMM slots. 5. Early PCI initialization: - Enumerate PCI bus number - Assign memory & I/O resource - Search for a valid VGA device & VGA BIOS, and put it into C000:0.
24h	Reserved
25h	Reserved
26h	Reserved
27h	Initialize INT 09 buffer
28h	Reserved
29h	Program CPU internal MTRR (P6 & PII) for 0-640K memory address. Initialize the APIC for Pentium class CPU. Program early chipset according to CMOS setup. Example: onboard IDE controller. Measure CPU speed. Invoke video BIOS.
2Ah	Reserved
2Bh	Reserved
2Ch	Reserved
2Dh	Initialize multi-language. Put information on screen display, including Award title, CPU type, CPU speed ….
2Eh	Reserved
2Fh	Reserved
30h	Reserved
31h	Reserved
32h	Reserved
33h	Reset keyboard except Winbond 977 series Super I/O chips.
34h	Reserved
35h	Reserved
36h	Reserved
37h	Reserved
38h	Reserved
39h	Reserved
3Ah	Reserved
3Bh	Reserved
3Ch	Test 8254
3Dh	Reserved
3Eh	Test 8259 interrupt mask bits for channel 1.
3Fh	Reserved
40h	Test 8259 interrupt mask bits for channel 2.
41h	Reserved
42h	Reserved
43h	Test 8259 functionality.
44h	Reserved
45h	Reserved
46h	Reserved
47h	Initialize EISA slot.
48h	Reserved
49h	1. Calculatetotal memory by testing the last double word of each 64K page. 2. Program writes allocation for AMD K5 CPU.
4Ah	Reserved
4Bh	Reserved
4Ch	Reserved
4Dh	Reserved
4Eh	1. Program MTRR of M1 CPU

	2. Initialize L2 cache for P6 class CPU & program CPU with proper cacheable range. 3. Initialize the APIC for P6 class CPU. 4. On MP platform adjust the cacheable range to smaller one in case the cacheable ranges between each CPU are not identical.
4Fh	Reserved
50h	Initialize USB
51h	Reserved
52h	Test all memory (clear all extended memory to 0)
53h	Reserved
54h	Reserved
55h	Display number of processors (multi-processor platform)
56h	Reserved
57h	1. DisplayPnP logo 2. Early ISA PnP initialization - Assign CSN to every ISA PnP device.
58h	Reserved
59h	Initialize the combined Trend Anti-Virus code.
5Ah	Reserved
5Bh	(Optional Feature) Show message for entering AWDFLASH.EXE from FDD (optional)
5Ch	Reserved
5Dh	1. Initialize Init_Onboard_Super_IO switch. 2. Initialize Init_Onboard_Audio switch
5Eh	Reserved
5Fh	Reserved
60h	Okay to enter Setup utility; i.e. not until this POST stage can users enter the CMOS setup utility.
61h	Reserved
62h	Reserved
63h	Reserved
64h	Reserved
65h	Initialize PS/2 Mouse
66h	Reserved
67h	Prepare memory size information for function call: INT15 ax = E820h
68h	Reserved
69h	Turn on L2 cache
6Ah	Reserved
6Bh	Program chipset registers according to items described in Setup & Auto-configuration table.
6Ch	Reserved
6Dh	1. Assign resources to all ISA PnP devices. 2. Auto assign ports to onboard COM ports if the corresponding item in Setup is set to “AUTO”.
6Eh	Reserved
6Fh	1. Initialize floppy controller 2. Set up floppy related fields in 40:hardware.
70h	Reserved
71h	Reserved
72h	Reserved
73h	(Optional feature) Enter AWDFLASH.EXE if: - AWDFLASH is found in floppy drive - ALT + F2 is pressed
74h	Reserved
75h	Detect & install all IDE devices: HDD, LS120, ZIP, CDROM….
76h	Reserved
77h	Detect serial & parallel ports
78h	Reserved
79h	Reserved
7Ah	Detect & install co-processor
7Bh	Reserved
7Ch	Reserved

7Dh	Reserved
7Eh	Reserved
7Fh	1. Switch back to text mode if full screen logo is supported. - If errors occur, report errors & wait for keys - If no errors occur or F1key is pressed to continue: * Clear EPA or customization logo.
80h	Reserved
81h	Reserved
82h	1. Call chipset power management hook. 2. Recover the text fond used by EPA logo (not for full screen logo) 3. If password is set, ask for password.
83h	Save all data in stack back to CMOS
84h	Initialize ISA PnP boot devices
85h	1. USB final Initialization 2. NET PC: Build SYSID structure 3. Switch screen back to text mode 4. Set up ACPI table at top of memory. 5. Invoke ISA adapter ROMs 6. Assign IRQs to PCI devices 7. Initialize APM 8. Clear noise of IRQs.
86h	Reserved
87h	Reserved
88h	Reserved
89h	Reserved
90h	Reserved
91h	Reserved
92h	Reserved
93h	Read HDD boot sector information for Trend Anti-Virus code
94h	1. Enable L2 cache 2. Program boot up speed 3. Chipset final initialization. 4. Power management final initialization 5. Clear screen & display summary table 6. Program K6 write allocation 7. Program P6 class write combining
95h	1. Program daylight saving 2. Update keyboard LED & typematic rate
96h	1. Build MP table 2. Build & update ESCD 3. Set CMOS century to 20h or 19h 4. Load CMOS time into DOS timer tick 5. Build MSIRQ routing table
FFh	Boot attempt (INT 19h)

5.2. Frequently Asked Questions

5.2.1. Netzwerk

1. Frage: Trotz korrekter Installation der Netzwerktreiber funktioniert das Netzwerk-Interface des **SC1** nicht zusammen mit anderen Rechnern.

Antwort: Es gibt mehrere mögliche Ursachen.

a) Falsche Konfiguration auf Betriebssystem-Ebene:
Ein **SC1** mit Windows9x ist an einem „leeren“ Netzwerk angeschlossen, beim Durchsuchen des Netzwerks werden keine anderen Rechner gefunden. Der Grund hierfür kann sein, daß die Arbeitsgruppe des **SC1** nicht mit der im Netzwerk verwendeten übereinstimmt. (Prüfe: Netzwerkeinstellung Identifikation !).

b) Fehlerhafte physikalische Verbindung:
Bei der Netzwerk-Verbindung von nur zwei Rechnern ist zu beachten, daß ein gekreuztes Twisted Pair Kabel verwendet wird.

5.2.2. Anschluß von Peripheriegeräten

1 .Frage: Kann eine Tastatur nach dem Bootvorgang des Computers nachträglich angeschlossen werden ?

Antwort: Ja, der **SC1** verhält sich hier wie ein Standard-PC, abhängig vom Betriebssystem ist die Tastatur voll funktionsfähig, bzw. funktioniert bis auf die Sondertasten.

Betriebssystem	Tastatur
DOS	OK ohne Sondertasten
WIN9x	OK mit Sondertasten
WIN9x (DOS-Fenster)	OK ohne Sonderzeichen
WINNT4.0	OK ohne Sonderzeichen
WINNT4.0 (DOS-Fenster)	OK ohne Sonderzeichen
OS/2	OK mit Sonderzeichen

2. Frage: Kann eine PS/2-Maus nach dem Bootvorgang des Computers nachträglich angeschlossen werden ?

Antwort: Eine nachträglich eingesteckte PS/2-Maus funktioniert nicht.

Ursache: Ist während des Bootvorganges keine PS/2-Maus an den Rechner angeschlossen, so kann diese natürlich auch nicht initialisiert werden. Das gleiche gilt für eine PS/2-Maus, die während des Betriebs abgezogen und anschließend wieder eingesteckt wird.

6. Bestellinformation

Typenschlüssel des **SC1**:

Typenschlüssel						**Beschreibung**
SC1-	.	.	.	.	.	Small ROTEC Industrial Computer * bis zu vier halfsize PCI Slots * 24V DC
						Prozessor
	1	.	.	.	.	Celeron @ 566MHz
	2	.	.	.	.	Intel PentiumIII @ 850MHz
	3	.	.	.	.	Intel PentiumIII @ 1,2GHz
						Hauptspeicher
	.	1	.	.	.	128MB DIMM
	.	2	.	.	.	256MB DIMM
	.	3	.	.	.	512MB DIMM
						Massenspeicher
	.	.	.	1	.	Hard Disk, min. 20GByte
	.	.	.	2	.	Hard Disk, min. 40GByte
	.	.	.	A	.	64MB Silicon Disk, 2.5“
	.	.	.	B	.	128MB Silicon Disk, 2.5“
	.	.	.	C	.	256MB Silicon Disk, 2.5“
	.	.	.	D	.	512MB Silicon Disk, 2.5“
						Art der Montage
	.	.	.	.	0	Wandmontage
	.	.	.	.	1	Hutschienenmontage

Tab. 23: Typenschlüssel des **SC1**

7. Anhang

7.1. Literatur

PCI-Bus:

[1] PCI Local Bus Specification Rev. 2.2 (December 1998)

PC Hardware:

[2] H.-P. Messmer: PC-Hardwarebuch, Addison-Wesley

[3] Intel®: Intel® 815 Chipset Family:
82815 Graphics and Memory Controller Hub (GMCH)

[4] Intel®: Intel® 82801BA I/O Controller Hub 2 (ICH2)

[5] Winbond: W83627HF/F WINBOND I/O

Weiterführende Informationen zu den auf dem SC1 eingesetzten Komponenten können nachfolgender Literatur entnommen werden:

PC Programmierung:

[6] H.-P. Messmer: PC-Hardwarebuch, Addison-Wesley

[7] M. Tischer: PC-Intern, neueste Auflage, Data Becker

VGA-Programmierung:

[8] R.F. Ferraro: Programmers's Guide to the EGA and VGA Cards
1990, Addison-Wesley

[9] M. Tischer: PC-Intern, Data Becker

7.2. Fehlerreport

O Einzelmodul **O** Software **O** System

Produkt_____

Seriennummer oder

Anlagennummer_____

Firma_____

Adresse _____

_____

_____

_____

zuständig_____

Telefon_____

Diese Box wird von ROTEC ausgefüllt:
Datum _____
R-Nr._____
Bearbeitung durch:
O Fertigung
O Entwicklung
O Vertrieb
O Software
O Service

betroffenes Produkt : **O** Einzelmodul **O** Software

O System **O** Dokumentation

Fehler tritt auf : **O** sporadisch **O** regelmäßig

Fehlerbeschreibung:_____

_____

_____

_____

_____

_____

_____

Bitte senden Sie diese Fehlerbeschreibung an:

ROTEC technology GmbH

Abteilung HE

Gutenbergstr. 15 * D-76437 Rastatt

Fax: 07222 / 1008-10 (für besonders eilige Fälle)

7.3. Bestückungsplan

7.3.1. SC-BASE

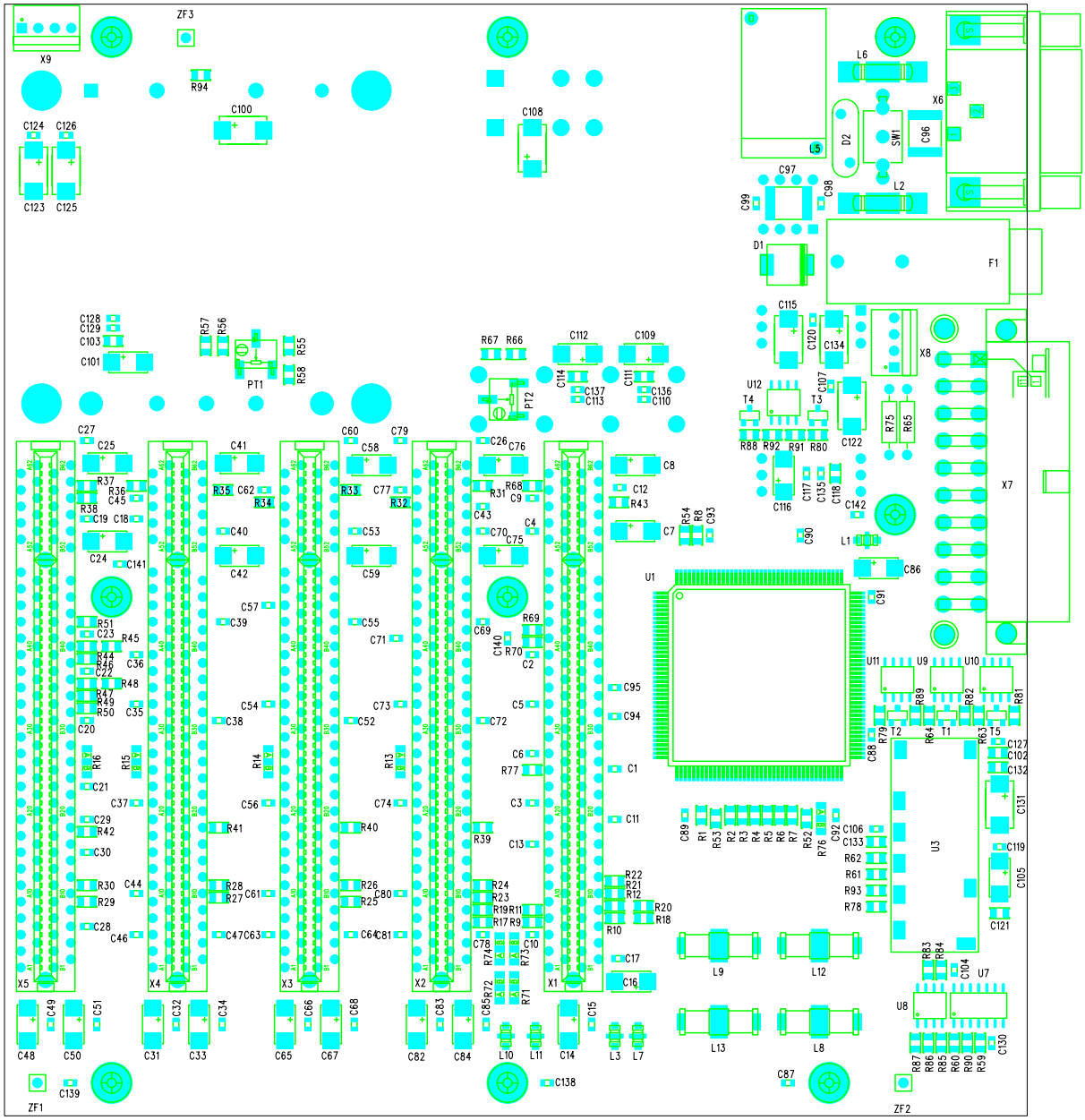

Abb. 7: Bestückungsseite der PCI Backplane SC-BASE

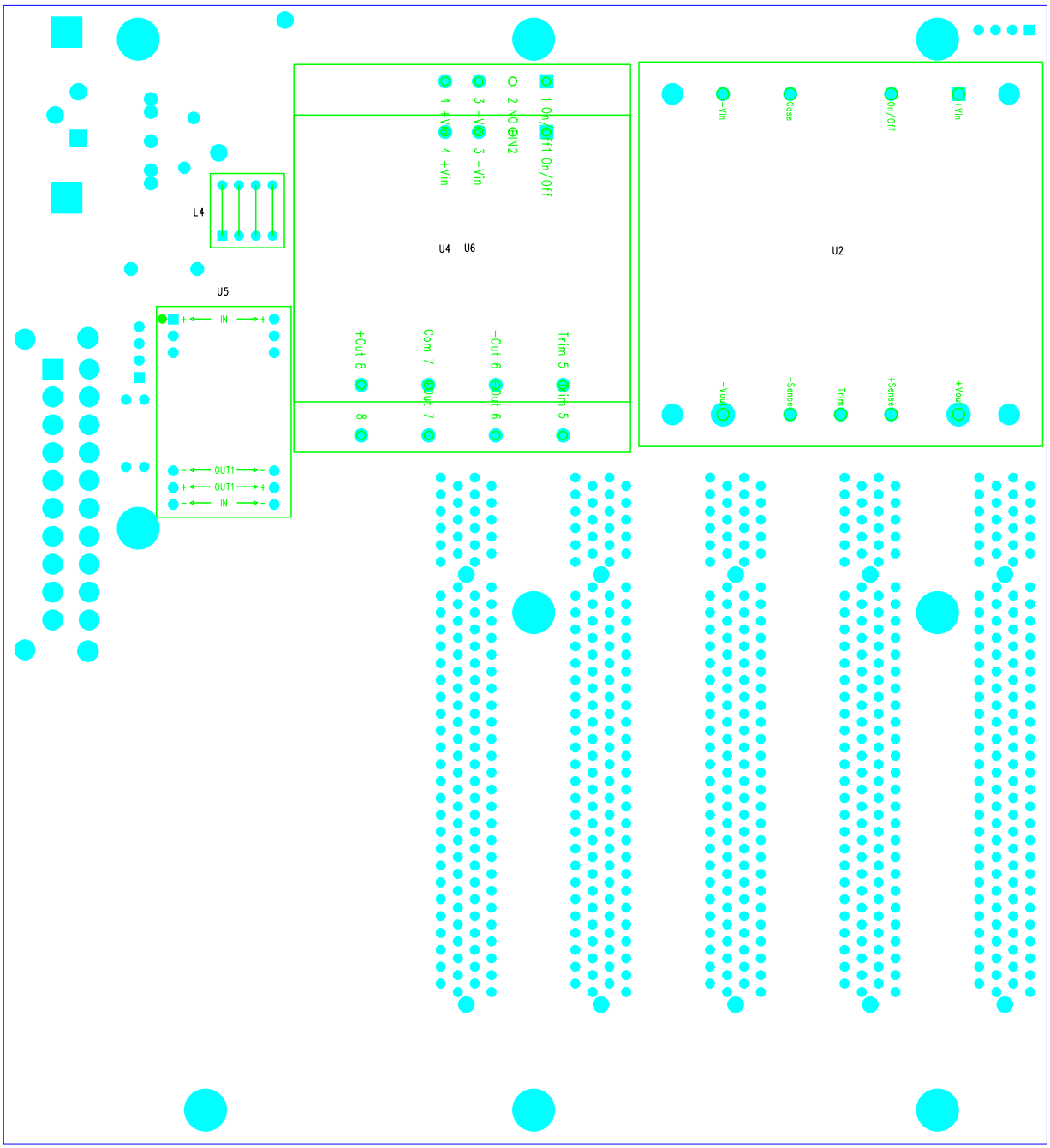

Abb. 8: Lötseite der PCI Backplane SC-BASE